

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- BLURRY OR ILLEGIBLE TEXT
- SKEWED/SLATED IMAGES
- COLORED PHOTOS
- BLACK OR VERY DARK BLACK AND WHITE PHOTOS
- UNDECIPHERABLE GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

08/903486

Page 1

=> d his

(FILE 'USPAT' ENTERED AT 10:04:08 ON 25 JAN 1999)
DEL HIS Y

FILE 'JPO' ENTERED AT 10:20:54 ON 25 JAN 1999

L1 269291 S MEMORY
L2 2 S L1 AND AMORPHOUS (W) SILICON (W) CARBIDE
L3 0 S L2 AND A-SIC

=> d 12 cit 1-2

1. JP360242678A, Dec. 2, 1985, SEMICONDUCTOR MEMORY DEVICE;
TAKESHITA, TETSUYOSHI, et al.,
INT-CL: H01L29/78

2. JP360184681A, Sep. 20, 1985, AMORPHOUS SILICON CARBIDE
FILM FOR COATING; YAMASHITA, TAKURO, et al.,
INT-CL: C23C16/30
ADDITIONAL-INT-CL: C01B31/36

=> d 12 cit ab 1-2

1. JP360242678A, Dec. 2, 1985, SEMICONDUCTOR MEMORY DEVICE;
TAKESHITA, TETSUYOSHI, et al.,
INT-CL: H01L29/78

JP360242678A

L2: 1 of 2

ABSTRACT:

PURPOSE: To obtain an amorphous nonvolatile memory, which has excellent holding characteristics and reproducibility and a large area and large capacitance and cost thereof is low, by using an amorphous silicon carbide film in place of an amorphous silicon nitride film.

CONSTITUTION: An insulating substrate 11, a lower electrode 12, an N<SP>+</SP> type 13, which is hydrogenated previously by amorphous silicon and to which phosphorus is doped to a high degree, and an N type 14 to which phosphorus is doped similarly to a low degree are formed in the order. An silicon oxide film 15 in which amorphous silicon is oxidized through plasma anodizing, etc., a film 16, which consists of a hydrogenated amorphous silicon carbide film and contains carbon by 35 atom% or more, and an upper electrode 17 are shaped in the order. Accordingly, a device having performance, which has not exist as nonvolatile memories, such as, a holding time of ten years or more, a

Page 1

② 公開特許公報(A) 昭60-242678

③ Int. Cl.^{*}
H 01 L 29/78識別記号 庁内整理番号
7514-5F

④ 公開 昭和60年(1985)12月2日

審査請求 未請求 発明の数 1 (全4頁)

⑤ 発明の名称 半導体記憶装置

⑥ 特願 昭59-98971
⑦ 出願 昭59(1984)5月17日

⑧ 発明者 竹下哲雄 諏訪市大和3丁目3番5号 株式会社诹訪精工舎内
 ⑨ 発明者 東原一 諏訪市大和3丁目3番5号 株式会社诹訪精工舎内
 ⑩ 発明者 岡秀明 諏訪市大和3丁目3番5号 株式会社诹訪精工舎内
 ⑪ 出願人 株式会社诹訪精工舎 東京都新宿区西新宿2丁目4番1号
 ⑫ 代理人 弁理士最上務

明細書

1. 発明の名称 半導体記憶装置

2. 特許請求の範囲

(1) 絶縁基板上に設けた導電性電極に接して非晶質シリコン、微結晶シリコンもしくは多結晶シリコンを形成し、さらにシリコン炭化物を形成し、質化膜上に炭素含有率3.5原子パーセント以上の非晶質、微結晶もしくは多結晶シリコン炭化膜を形成したことを特徴とする半導体記憶装置。

(2) 特許請求の範囲1項記載の非晶質、微結晶もしくは多結晶シリコン炭化膜にボロンやガリウムなど元素周期表Ⅲ族元素を0.1 ppmから100 ppm添加したことを特徴とする半導体記憶装置。

3. 発明の詳細な説明

【技術分野】

本発明は非晶質や微結晶もしくは多結晶のシリ

コン(以下、非晶質シリコンで代表する。)を用いた不揮発性メモリーに関する。

【従来技術】

不揮発性メモリーとして質化膜と酸化膜を半導体基板上に形成した所謂NOR構造は高密度記憶が可能であり、内容の書き替えが容易に出来る等のすぐれた利点を多く持つている。そのため近年、多くの研究がなされており固体撮像・記憶デバイス(電子通信学会技術報告、ED82-138)やビデオディスク(IEEE TRANS. on E. D., ED-38-854)などの応用が提案されている。しかし半導体基板として結晶シリコンを用いる限り大面积化して大容量にすることは難しく、非常に高コストとなる。それで低コストで大面积化が可能な非晶質シリコンを基板として用いることが提案されている(電子通信学会技術報告、ED80-83-28)。金属-酸化膜-酸化膜-半導体基板(以下、MNOSと略す。)メモードにおいて酸化膜の特性はメモリー機能に大きな影響を与える。また基

既に液晶質シリコンなどを用いる限り高圧でのプロセスを用いることは水素の離脱などのため不適当であり、プラズマ分解法による液晶シリコン酸化膜の処理が用いられている。しかしプラズマ分解法によるシリコン酸化膜は処理条件によつて大きく変化し、ヨミノ比が化学結合比と異なる。それゆえに結合が不完全になりやすく低抵抗の酸化膜となつてしまい、H₂0/H₂ダイオードとしての保持特性や再現性に対して大きな問題となる。既液晶質シリコン酸化膜を高抵抗にするにはプラズマ分解用高周波電力を大きくすることや処理時の蒸気濃度を高くすることが考えられるが前者は強度が大きくなつて高コストとなり後者は基板である液晶質シリコンに悪影響を及ぼしメモリーとして再現性が問題となる。

【目的】

本発明はこれらの欠点を除去するもので、液晶質不揮発性メモリーとして保持特性や再現性がすぐれていて、大面積で大容量かつ低成本を液晶質不揮発性メモリーを提供することを目的とする。

【概要】

すなわち、既液晶質シリコン酸化膜(以下、a-SiOと略す。)にかえて非晶質シリコン酸化膜(以下、a-Si_xと略す。)を用いることで、すぐれた液晶質不揮発性メモリーが提供できる。

【実施例】

第1図は本発明の実施例の液晶質不揮発性メモリーの断面図である。1-1はガラス、石英など絶縁基板、1-2はアルミニウム、セリブデン、クロム、ITOなど下部電極、1-3と1-4は液晶質シリコンで水素化されており、1-3はリン高ドープのコ₂面、1-4はリン低ドープのコ₂面で膜厚はそれぞれ100~200Åと2000~20000Åである。1-5はプラズマ酸化などにより非晶質シリコンを酸化したシリコン酸化膜で厚さ5~100Å、1-6は水素化非晶質シリコン酸化膜で炭素含有率3.5原子%以上のものであり厚さ300~3000Å、1-7は上部電極でアルミニウム、セリブデン、クロム、ITOなどである。1-3、1-4、1-6はいずれもプラズマ分解法を用

いて処理したもので、1-3から1-6は同一真空室内で真空を破ることなく処理できる(以下、この構造によるものをH₂0メモリーと呼ぶ。)。ここで、本発明で用いたa-Si_xの処理条件と従来より用いられているa-SiOの一般的な処理条件を比較する(表1に示す)。

条件	a-SiO	a-Si _x
処理温度	200~300°C	500~4000°C
高周波電力	10~100W	100~1000W
処理速度	100~5000Å/m	30~500Å/m

表1 処理条件のちがい

表1より明らかのように一般的なa-SiO膜の方が処理温度は低くてよく、かつ高周波電力は1ケタ位少なくてすむ。しかも処理速度はa-SiOの方が速いため非常に低成本となり、装置は小規模のもので十分である。また表1の条件で作製した膜の抵抗率に關してもa-SiOはa-Si_xと同程度以上の高抵抗となる。

さらに、電気的特性を第2図と第3図に示す。

第2図は本発明によるa-Si_xを用いた不揮発性メモリー(H₂0メモリー)の容量対電圧曲線のシフト例であり、2-1は書き込み前の曲線であり、2-2は1.0μm幅で高さ1.5Vのパルス書き込み後の曲線である。書き込み時間は1.0μsで十分である。比較としてa-SiOを用いたメモリー(H₂0メモリー)の容量対電圧曲線のシフト例を第4図に示す。4-1は書き込み前の曲線であり、4-2は1.0μm幅で高さ1.5Vのパルス書き込み後の曲線である。従来のa-SiOを用いたメモリーでも書き込み時間1.0μsまでは十分に応答できるが、書き込み前のシフトの量を比べてみると明らかに本発明によるa-Si_xを用いたメモリーの方が大きく、本発明によるメモリーはさらに高速での書き込みに対応出来る。不揮発性メモリーに要求されている書き込み時間が短かい(少なくとも1.0μs以下)という条件に本発明による例は十分に満足しており、さらに短かい0.1~0.2μsという書き込み時間にも十分に応じうるものである。

不揮発性メモリーとして、書き込み時間以上に重要な要求条件として保持時間の問題がある。保持時間は出来るだけ長い方がよく、数年以上であることが望ましい。第3図は本発明装置のフラットバンド電圧を経過時間に対して示したものである。書き込み条件は幅1.0μsで高さ1.3Vのパルスによつていて、その後の放置時間を横軸に取つてある。書き込み前のフラットバンド電圧は2V程度であるので第3図のS1のグラフより保持時間(ここではフラットバンド電圧が上記の2Vとの差で初期電圧の半となる時間とする。)は10年(5600日位)以上となる。不揮発性メモリーとして十分に使用し得る。比較として従来のE-81を用いたE-80の書き込みでの保持時間の特性を第5図に示す。S1が第5図と同様に書き込みパルスを1.3V、幅1.0μsとしたもので保持時間は100日以下となり用をなさず、書き込みパルスを1.5V、幅1.5μsとして第5図、S2のように初期のフラットバンド電圧を本発明装置と同じく4V程度としても保持時間は

100日(27年位)以下である。さらに本発明による装置は消去に固しても非晶質SiO₂型より短時間で間もなく消去可能である。

以上、本発明に用いた絶縁の電気的特性例は第1図で1.6のシリコン酸化膜の厚さ55Å、1.6の非晶質シリコン酸化膜は炭素含有量が7.5原子%で厚さ650Åである装置によつている。膜厚や炭素含有量に關しては第1図を説明したときに用いた部値の範囲であるから良好な特性を出し得るが電気的特性例はその中で比較的の良さをものを示してある。また第1図で1.6の酸化膜にボロンやガリウムなど元素周期表Ⅲ族元素を0.1ppmから100ppm、特に7ppm程度添加することで保持時間は長くなり、結果的に短いパルスにて書き込んでも数年は保持出来る。第1図で1.6の酸化膜の炭素含有量は3.5原子%ペーセント以上、特に3.0原子%ペーセントから0.5原子%ペーセントで炭化膜製造条件を選ぶことで良好な結果が得られる。

nonvolatile memory

【効果】

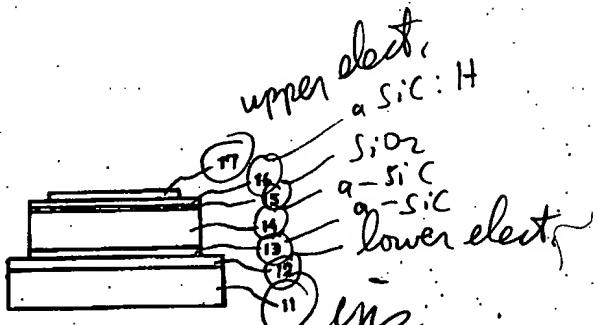
以上の実験例に示されるようにE-SiCを用いた非晶質シリコン不揮発性メモリーは保持時間10年以上、書き込み時間0.1μs以下であり、消去スピードも速く、しかも大面積、大容量かつ低コストと不揮発性メモリーとして過去にない性能を持つ装置である。

4. 図面の簡単な説明

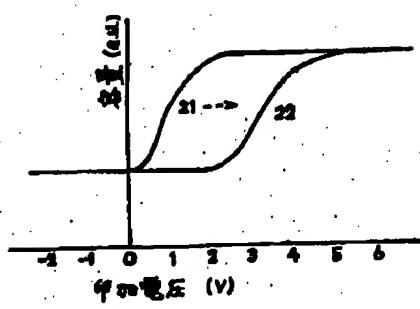
第1図は本発明のメモリー構造の断面図。第2図、第3図は本発明の非晶質メモリーでの電気的特性図。第4図、第5図は従来の非晶質メモリーでの電気的特性図である。

以上

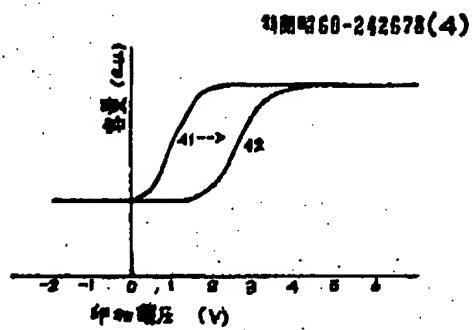
出願人 株式会社藤井精工合
代理人 律士 久上



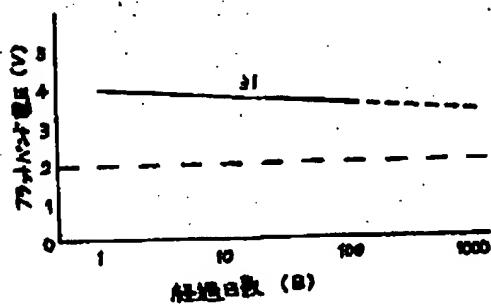
第1図



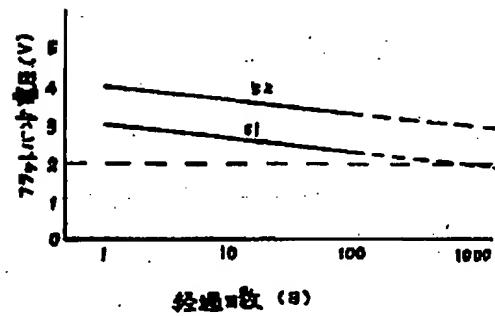
第 2 図



第 4 図



第 3 図



第 5 図